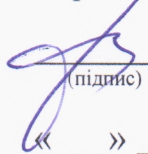


Міністерство освіти і науки України
Національний аерокосмічний університет ім. М. Є. Жуковського
«Харківський авіаційний інститут»

Кафедра комп'ютерних наук та інформаційних технологій (№ 302)

ЗАТВЕРДЖУЮ

Гарант освітньої програми

 О. Є. Федорович
(підпис) (ініціали та прізвище)

«__» _____ 2021 р.

**РОБОЧА ПРОГРАМА ОBOB'ЯЗКОВОЇ
НАВЧАЛЬНОЇ ДИСЦИПЛІНИ**

Комп'ютерна схемотехніка та архітектура комп'ютерів

(назва навчальної дисципліни)

Галузь знань: 12 «Інформаційні технології»
(шифр і найменування галузі знань)

Спеціальність: 122 «Комп'ютерні науки»
(код та найменування спеціальності)

Освітні програми: «Комп'ютеризація обробки інформації та управління»
(найменування освітньої програми)

Форма навчання: денна

Рівень вищої освіти: перший (бакалаврський)

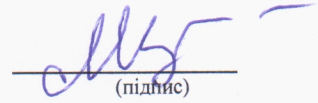
Харків 2021 рік

Робоча програма «Комп'ютерна схемотехніка та архітектура комп'ютерів»
(назва дисципліни)

для студентів за спеціальністю 122 «Комп'ютерні науки», освітньою
програмою «Комп'ютеризація обробки інформації та управління»

«___» _____ 2021 р., – 13 с.

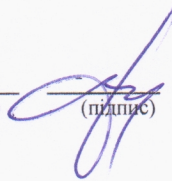
Розробник: Міланов М.В., доцент, к.т.н., доцент
(прізвище та ініціали, посада, науковий ступінь та вчене звання)


(підпис)

Робочу програму розглянуто на засіданні кафедри комп'ютерних наук та
інформаційних технологій (№ 302)

Протокол № 634/08 від « 30 » серпня 2021 р.

Завідувач кафедри Д.Т.Н., проф.
(науковий ступінь та вчене звання)


(підпис)

О.Є. Федорович
(ініціали та прізвище)

1. Опис навчальної дисципліни

Найменування показника	Галузь знань, спеціальність, освітня програма, рівень вищої освіти	Характеристика навчальної дисципліни (денна форма навчання)
Кількість кредитів – 4	Галузь знань <u>12 «Інформаційні технології»</u> Спеціальність <u>122 «Комп’ютерні науки»</u> Освітня програма <u>«Комп’ютеризація обробки інформації та управління»</u> Рівень вищої освіти: перший (бакалаврський)	Обов’язкова
Кількість модулів – 1		Навчальний рік
Кількість змістовних модулів – 2		2021/2022
Індивідуальне завдання немає		Семестр
Загальна кількість годин – 56/120		5-й
		Лекції*
Кількість тижневих годин для денної форми навчання: аудиторних – 3,5 самостійної роботи студента – 4		24 години
		Практичні, семінарські*

		Лабораторні*
		32 години
		Самостійна робота
	64 години	
	Вид контролю	
	модульний контроль, іспит	

Співвідношення кількості годин аудиторних занять до самостійної роботи становить: 56/64.

*Аудиторне навантаження може бути зменшене або збільшене на одну годину залежно від розкладу занять.

2. Мета та завдання навчальної дисципліни

Мета вивчення: дати знання про сучасні методи схемотехніки та створення архітектури комп'ютерних систем для завдань проектування.

Завдання: вивчення схемотехнічних та структурних рішень для створення сучасних архітектур комп'ютерних систем.

Компетентності, які набуваються:

– здатність до математичного та логічного мислення, формулювання та досліджування математичних моделей, зокрема дискретних математичних моделей, обґрунтовування вибору методів і підходів для розв'язування теоретичних і прикладних задач у галузі комп'ютерних наук, аналізу та інтерпретування отриманих результатів (ФК1);

– здатність проектувати та розробляти програмне забезпечення із застосуванням різних парадигм програмування: узагальненого, об'єктно-орієнтованого, функціонального, логічного, з відповідними моделями, методами й алгоритмами обчислень, структурами даних і механізмами управління (ФК7);

– здатність реалізувати багаторівневу обчислювальну модель на основі архітектури клієнт-сервер, включаючи бази даних, сховища даних і бази знань, для забезпечення обчислювальних потреб багатьох користувачів, обробки транзакцій, у тому числі на хмарних сервісах (ФК8);

– здатність забезпечити організацію обчислювальних процесів в інформаційних системах різного призначення з урахуванням архітектури, конфігурування, показників результативності функціонування операційних систем і системного програмного забезпечення (ФК11).

Очікувані результати навчання:

– застосовувати знання методології та CASE-засобів проектування складних систем, методів структурного аналізу систем, об'єктно-орієнтованої методології проектування в процесі побудови і практичного застосування функціональних моделей організаційно-економічних і виробничо-технічних систем (ПРН11);

– демонструвати знання концепції інформаційної безпеки, принципів безпечного проектування програмного забезпечення, забезпечувати безпеку комп'ютерних мереж в умовах неповноти та невизначеності вихідних даних (ПРН13).

Пререквізити: дисципліна «Комп'ютерна схемотехніка та архітектура комп'ютерів» базується на наступних дисциплінах, які були вивчені студентами на попередніх курсах:

- «Основи комп'ютерного графічного моделювання»;
- «Основи електротехніки та електроніки».

Кореквізити: даний курс нерозривно пов'язаний з наступними дисциплінами, які вивчають студенти у тому ж самому семестрі:

- «Операційні системи»;
- «Інформаційні технології системного аналізу»;
- «Інформаційні технології дослідження».

3. Зміст навчальної дисципліни

Модуль 1.

Змістовний модуль 1. Комп'ютерна схемотехніка

Тема 1. Вступ до навчальної дисципліни «Комп'ютерна схемотехніка та архітектура комп'ютерів».

Предмет вивчення і задачі дисципліни. Місце дисципліни в навчальному процесі. Історія розвитку мікропроцесорної техніки в Україні та закордоном.

Тема 2. Сучасні мови програмування та віртуальні машини.

Мови, рівні та віртуальні машини. Сучасні багаторівняні машини. Мови програмування для сучасних комп'ютерів.

Тема 3. Основи булевої алгебри.

Вентілі та булева алгебра. Закони булевої алгебри. Цифрові логічні схеми.

Тема 4. Комбінаційні та арифметичні схеми.

Комбінаційні схеми: мультиплексори, декодери, компаратори, програмувальні логічні матриці (ПЛМ). ПЛМ – призначення то області застосування. Арифметичні схеми: схеми зсуву, суматори, арифметико-логічний пристрій, тактові генератори. Тактові генератори – призначення то області застосування.

Тема 5. Запам'ятовуючі пристрої.

Пам'ять. Основні типи засувки: синхронні SR-засувки, синхронні D-засувки, тригери (FLIP-FLOPS). Організація пам'яті. Логічна блок-схема для пам'яті 4x3. Технологічні аспекти створення мікросхем пам'яті. Мікросхеми пам'яті. ОЗП та ПЗП. Характеристики різноманітних типів пам'яті. Мікросхеми ПЗП – класифікація.

Тема 6. Операційні пристрої.

Мікросхеми процесорів. Ширина шини. Синхронізація шини. Арбітраж шини. Принципи роботи шини. Засоби сполучення (інтерфейс). Класифікація мікросхем процесорів.

Модульний контроль.

Змістовний модуль 2. Архітектура комп'ютерів.

Тема 1. Мікроархитектурний рівень. Мікроархітектура МІС-1.

Розроблення мікроархитектурного рівня. Параметри – швидкість та вартість при проектуванні мікроархитектурного рівня. Скорочення довжини шляху при розробці ККС на мікроархитектурному рівні. Характеристики трьохшинної архітектури. Місце блоку вибірки команд в мікроархитектурі МІС-1. Критерії оптимізації при проектуванні мікроархитектурного рівня.

Тема 2. Сучасні мікроархітектури (MIS-2, MIS-3, MIS-4).

Мікроархітектура з упередженою вибіркою команд з пам'яті MIS-2. Конвеєрна архітектура MIS-3. Конвеєр з 7 стадіями та його реалізація в мікроархітектурі MIS-4. Переваги конвеєрної архітектури ККС.

Тема 3. Рівень архітектури команд. Команди мікропроцесора.

Загальний огляд рівня архітектури команд. Властивості рівня команд. Моделі пам'яті на рівні архітектури команд. Характеристики та функціонування регістрів на рівні архітектури команд. Відмінні особливості рівня архітектури команд.

Загальна характеристика структури команд ККС на рівні архітектури команд. Номенклатура та формати команд. Типи даних на рівні архітектури команд. Числові типи даних. Нечислові типи даних. Детальне розгляд форматів команд процесора PENTIUM-II. Розширення коду операцій на рівні архітектури команд. Огляд команд МП PENTIUM-II.

Тема 4. Методи адресації в ККС. Методи адресації МП PENTIUM-II.

Поняття методів адресації в ККС. Засоби адресації на рівні архітектури команд. Безпосередня адресація. Пряма адресація. Регістрова адресація. Побічно-реєстрова адресація. Індексна адресація. Відносно-індексна адресація. Стекова адресація. Засоби адресації для команд переходу.

Ортогональність кодів операцій та засобів адресації. Засоби адресації процесора PENTIUM-II. Застосування різних методів адресації при програмуванні МП PENTIUM-II.

Модульний контроль.

4. Структура навчальної дисципліни

Назви змістовних модулів і тем	Кількість годин				
	денна форма				
	усього	у тому числі			
		л	п	лаб	с.р.
Модуль 1					
Змістовний модуль 1					
Тема 1. Вступ до навчальної дисципліни «Комп’ютерна схемотехніка та архітектура комп’ютерів»	2	2	-	-	-
Тема 2. Сучасні мови програмування та віртуальні машини.	12	2	-	4	6
Тема 3. Основи булевої алгебри.	8	2	-	-	6
Тема 4. Комбінаційні та арифметичні схеми.	14	2	-	6	6
Тема 5. Запам'ятовуючі пристрої.	8	2	-	-	6
Тема 6. Операційні пристрої.	14	2	-	6	6
Модульний контроль	2	2			
Усього годин	60	14	-	16	30

Назви змістовних модулів і тем	Кількість годин				
	денна форма				
	усього	у тому числі			
		л	п	лаб	с.р.
Змістовний модуль 2					
Тема 1. Мікроархітектурний рівень. Мікроархітектура MIC-1.	14	2	-	4	8
Тема 2. Сучасні мікроархітектури (MIC-2, MIC-3. MIC-4).	10	2	-	-	8
Тема 3. Рівень архітектури команд. Команди мікропроцесора.	18	2	-	6	10
Тема 4. Методи адресації в ККС. Методи адресації МП PENTIUM-II.	16	2	-	6	8
Модульний контроль	2	2			
Усього годин	60	10	-	16	34
Усього з дисципліни	120	24	-	32	64

5. Теми семінарських занять

№ п/п	Назва теми	Кількість годин
1	Не передбачено навчальним планом	
	Разом	

6. Теми практичних занять

№ п/п	Назва теми	Кількість годин
1	Не передбачено навчальним планом	
	Разом	

7. Теми лабораторних занять

№ п/п	Назва теми	Кількість годин
1	Програмна модель мікропроцесора. Основні принципи розробки програм на Асемблері.	4
2	Директиви опису даних в асемблері. Арифметико-логічні операції.	4
3	Команди обміну даними і передачі управління.	4
4	Масиви.	4
5	Основи створення електронних схем за допомогою	4

	Multisim 10.0	
6	Синтез логічних комбінаційних схем	6
7	Моделювання складних комбінаційних схем	6
	Разом	32

8. Самостійна робота

№ п/п	Назва теми	Кількість годин
1	Мови програмування для сучасних комп'ютерів.	4
2	Закони булевої алгебри.	6
3	ПЛМ та тактові генератори – призначення то області застосування.	6
4	Технологічні аспекти створення мікросхем пам'яті.	4
5	Класифікація мікросхем процесорів.	6
6	Номенклатура та формат мікрокоманд МІС-1.	6
7	Критерії оптимізації при проектуванні мікроархітектурного рівня.	6
8	Переваги конвеєрної архітектури ККС.	4
9	Відмінні особливості рівня архітектури команд.	6
10	Загальна характеристика структури команд ККС на рівні архітектури команд.	6
11	Поняття методів адресації в ККС.	4
12	Застосування різних методів адресації при програмуванні МП PENTIUM-II.	6
	Разом	64

9. Індивідуальні завдання

Не передбачено навчальним планом.

10. Методи навчання

Проведення лекцій, лабораторних робіт, індивідуальні консультації з питань нового матеріалу, самостійна робота студентів.

11. Методи контролю

Здача лабораторних робіт, модульний контроль, іспит.

12. Критерії оцінювання та розподіл балів, які отримують здобувачі

Розподіл балів, які отримують студенти (кількісні критерії оцінювання)

Складові навчальної роботи	Бали за одне заняття (завдання)	Кількість занять (завдань)	Сумарна кількість балів
Змістовний модуль 1			
Робота на лекціях	0...1	6	0...6
Виконання і захист лабораторних робіт	0...9	4	0...36
Модульний контроль	0...14	1	0...14
Змістовний модуль 2			
Робота на лекціях	0...1	4	0...4
Виконання і захист лабораторних робіт	0...9	3	0...27
Модульний контроль	0...14	1	0...14
Усього за семестр			0...100

Семестровий контроль (іспит) проводиться у разі відмови студента від балів поточного тестування й за наявності допуску до іспиту. Під час складання семестрового іспиту студент має можливість отримати максимум 100 балів.

Білет для іспиту складається з 3 теоретичних запитань. За повну правильну відповідь на два перших запитання студент отримує по 30 балів. За повну правильну відповідь на останнє запитання – 40 балів

Якісні критерії оцінювання

Необхідний обсяг знань для одержання позитивної оцінки:

- принципи побудови, основні елементи, які становлять класифікацію ККС;
- основні поняття й визначення мікропроцесорної техніки;
- архітектуру, характеристики, режими функціонування й управління, структуру й склад 32-х розрядного мікропроцесора (МП) Pentium-II, як базового елемента комп'ютерної системи;
- типи й структури даних, які використовують в регістрах, реалізованих в Pentium-II;
- принципи організації переривань і виключень у ККС;
- принципи організації й сегментації пам'яті, включаючи контролер ПДП і Кеш-Пам'ять.

Необхідний обсяг вмінь для одержання позитивної оцінки:

- практично використовувати методологію системного підходу при проектуванні архітектур ККС;
- застосовувати методи синтезу й аналізу архітектури комп'ютерів, способи розрахунків тактико-технічних характеристик при проектуванні й експлуатації ККС;
- практично володіти методологічною основою – теорією систем, у якій у якості об'єктів розглядаються елементи й підсистеми мікропроцесорної техніки.

Критерії оцінювання роботи студента протягом семестру. Приклади.

Приклад 1.

Задовільно (60-74). Мати мінімум знань та умінь. Відпрацювати та захистити всі лабораторні роботи. Вміти самостійно давати характеристику багаторівневої комп'ютерної організації. Знати основи булевої алгебри, булеві функції та їх реалізація. Знати визначення, принципи функціонування комбінаційних схем. Знати принципи розробки мікроархітектурного рівня.

Добре (75-89). Твердо знати мінімум знань, виконати усі завдання. Показати вміння виконувати та захищати всі лабораторні роботи в обумовлений викладачем строк з обґрунтуванням рішень та заходів, які запропоновано у роботах. Вміти пояснювати складні способи аналізу та синтезу електронних схем, як складових комп'ютерної системи. Знати принципи побудови, основні типи, призначення та основні характеристики ОЗП, ПЗП, процесорів, шин.

Відмінно (90-100). Повно знати основний та додатковий матеріал. Знати усі теми. Орієнтуватися у підручниках та посібниках. Досконально знати усі технології, які використовуються при проектуванні комп'ютерних систем. Вміти будувати і моделювати складні електронні схеми в середовищі програмного пакету MULTISIM 10.0. Знати принципи побудови, призначення та основні характеристики мікроархітектур MIC-1, MIC-2, MIC-3. Безпомилково виконувати та захищати всі лабораторні роботи в обумовлений викладачем строк з докладним обґрунтуванням рішень та заходів, які запропоновано у роботах.

Приклад 2.

Задовільно (60-74). Мати мінімум знань та умінь. Відпрацювати та захистити всі лабораторні роботи. Вміти самостійно давати характеристику архітектурі комп'ютерної системи, знати основні принципи розробки програм на Асемблері, проводити моделювання складних комбінаційних схем. Вміти складати технічну документацію на архітектуру комп'ютерної системи.

Добре (75-89). Твердо знати мінімум знань, виконати усі завдання. Показати вміння виконувати та захищати всі лабораторні роботи в обумовлений викладачем строк з обґрунтуванням рішень та заходів, які запропоновано у роботах. Вміти пояснювати складні способи аналізу та синтезу комп'ютерних архітектур, проводити моделювання складних комбінаційних схем, вміти складати технічне обґрунтування вибору архітектури при модернізації та проектуванні комп'ютерної системи.

Відмінно (90-100). Повно знати основний та додатковий матеріал. Знати усі теми. Орієнтуватися у підручниках та посібниках. Досконально знати усі технології, які використовуються при проектуванні архітектур комп'ютерних систем. Вміти будувати складні проекти розвитку комп'ютерних архітектур. Безпомилково виконувати та захищати всі лабораторні роботи в обумовлений викладачем строк з докладним обґрунтуванням рішень та заходів, які запропоновано у роботах.

Шкала оцінювання: бальна і традиційна

Сума балів	Оцінка за традиційною шкалою	
	Іспит, диференційований залік	Залік
90 – 100	Відмінно	Зараховано
75 – 89	Добре	
60 – 74	Задовільно	
0 – 59	Незадовільно	Не зараховано

13. Методичне забезпечення

1. Архитектура компьютеров. Ч. 1 / М.В. Миланов, С.Л. Момот, М.А.Момот. Учеб. пособие по лабораторному практикуму. – Харьков: Нац. аэрокосм. ун-т «Харьк. авиац. ин-т», 2006

2. Программирование микропроцессорных систем. / М.В. Миланов, С.Л. Момот, М.А.Момот. Учеб. пособие по лабораторному практикуму. – Харьков: Нац. аэрокосм. ун-т «Харьк. авиац. ин-т», 2008

3. Учебное пособие по курсу «Архитектура компьютеров» / М.В. Миланов, С.Л. Момот. (учебное пособие), - Харьков: ХАИ, 2003.

4. Учебное пособие по курсу «Программирование на языке Ассемблер» / М.В. Миланов, С.Л. Момот. (учебное пособие), - Харьков: ХАИ, 2004.

5. Разработка и моделирование электронных схем на платформе Electronics Workbench Multisim / М.В. Миланов, С.Л. Момот. Учеб. пособие по лабораторному практикуму). – Харьков: Нац. аэрокосм. ун-т «Харьк. авиац. ин-т», 2014.

6. Навчально-методичне забезпечення дисципліни «Комп'ютерна схемотехніка та архітектура комп'ютерів» [Електроний ресурс]: Режим доступа:

http://library.khai.edu/library/fulltexts/doc/_AA_Kompyuterna_Shemotehnika.pdf

14. Рекомендована література

Базова

1. Таненбаум Э. Архитектура компьютера, 7-е издание, - СПб.: ПИТЕР, 2012 г.

2. Соколовський Я.І., Пірко І.Б., Кенс І.Р., Дендюк М.В., Яцишин С.І. Комп'ютерна схемотехніка. Навчальний посібник. Серія «Комп'ютинг», - Львів: «Магнолія – 2006», 2017р.

3. Корнеев В., Киселев А. Современные микропроцессоры, 6-е издание. – СПб.: БХВ – Питербург, 2013 г.

4. Брамм П., Брамм Д. Микропроцессор 80386 и его программирование, М.: Мир, 1990 г.

5. Юров В. Ассемблер: учебный курс. СПб.: Питер, 2010 г.

6. Искусство программирования на Ассемблере. Лекции и упражнения: Голубь Н.Г. – СПб.: «ДиаСофт», 2002 г.

Допоміжна

1. Зубков С.В. Assembler для DOS, Windows и Unix. - 5-е изд., испр. и доп. - М.: ДМК, 2012.
2. Майко Г.В. Ассемблер для IBM PC. – Одесса: «Сирин», 2010.
3. Пирогов В.Ю. ASSEMBLER. Учебный курс. - М.: Нолидж, 2011.
4. Сван Т. Освоение Turbo Assembler. - К.: Диалектика, 2010.

15. Інформаційні ресурси

1. Компьютерная схемотехника и архитектура компьютеров [Электронный ресурс]: конспект лекций по дисциплине «Компьютерная схемотехника и архитектура компьютеров» для студентов направления подготовки 6.050101 «Компьютерные науки» дневной формы обучения / сост. Т. А. Левицкая. – Мариуполь: ПГТУ, 2015. – 199 с. – Режим доступа: <http://umm.pstu.edu/handle/123456789/9292>

Год издания: 2015-05-21

2. Цифровая схемотехника и архитектура компьютера, второе издание Дэвид М. Хэррис и Сара Л. Хэррис, Издательство Morgan Kaufman© English Edition 2013, This edition of Digital Design and Computer Architecture by David Money Harris and Sarah L Harris is published by arrangement with ELSEVIER INC., a Delaware corporation having its principal place of business at 360 Park Avenue South, New York, NY 10010, USA Это издание книги Дэвида Мани Харриса и Сары Л. Харрис “Цифровая схемотехника и архитектура компьютера” публикуется по соглашению с ELSEVIER INC., Делаверской корпорацией, которая осуществляет основную деятельность по адресу 360 Park Avenue South, New York, NY 10010, USA. © 2013 Elsevier, Inc. All rights reserved. ISBN 978-0-12-394424-5 (Original 2nd Edition) ISBN 978-0-9954839-1-0 (Russian version), - Режим доступа: https://s3-eu-west1.amazonaws.com/imagination-technologies-cloudfrontassets/university/Books/digital-design-and-computer-architecture-russiantranslation_July16_2016.pdf

3. ЭБС «Университетская библиотека ONLINE» [учебные, научные здания, первоисточники, художественные произведения различных издательств; журналы; мультимедийная коллекция: аудиокниги, аудиофайлы, видеокурсы, интерактивные курсы, экспресс-подготовка к экзаменам, презентации, тесты, карты, онлайн-энциклопедии, словари]: сайт.–URL: http://biblioclub.ru/index.php?page=main_ub_red.