

Міністерство освіти і науки України
Національний аерокосмічний університет ім. М. Є. Жуковського
«Харківський авіаційний інститут»

Кафедра комп'ютерних систем, мереж і кібербезпеки (№503)

ЗАТВЕРДЖУЮ

Голова НМК



(підпис)

Д.М. Крицький

(ініціали та прізвище)

« 31 » серпня 2021р.

**РОБОЧА ПРОГРАМА ВИБІРКОВОЇ
НАВЧАЛЬНОЇ ДИСЦИПЛІНИ**

Проектування вбудованих аерокосмічних систем

(назва навчальної дисципліни)

Галузь знань: 12 «Інформаційні технології»
(шифр і найменування галузі знань)

Спеціальність: 123 «Комп'ютерна інженерія»
(код та найменування спеціальності)

Освітня програма: «Комп'ютерні системи та мережі»
(найменування освітньої програми)

Освітня програма: «Програмовні мобільні системи та Інтернет речей»
(найменування освітньої програми)

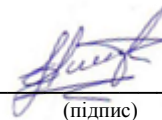
Освітня програма: «Системне програмування»
(найменування освітньої програми)

Форма навчання: денна

Рівень вищої освіти: перший (бакалаврський)

Харків 2021рік

Розробник: Стадник А.О., доцент кафедри 503 к.т.н.
(прізвище та ініціали, посада, науковий ступінь та вчене звання)


(підпис)

Робочу програму розглянуто на засіданні кафедри _____
_____ комп'ютерних систем, мереж і кібербезпеки

(назва кафедри)

Протокол № 1 від «30» 08 2021р.

Завідувач кафедри _____ д.т.н., професор
(науковий ступінь та вчене звання)


(підпис)

В. С. Харченко
(ініціали та прізвище)

1. Опис навчальної дисципліни

Найменування показників	Галузь знань, спеціальність, освітня програма, рівень вищої освіти	Характеристика навчальної дисципліни (денна форма навчання)
Кількість кредитів – 4	Галузь знань <u>12 «Інформаційні технології»</u> (шифр та найменування) Спеціальність <u>123 «Комп’ютерна інженерія»</u> (код та найменування) Освітня програма <u>«Комп’ютерні системи та мережі»</u> (найменування освітньої програми) Проектування вбудованих аерокосмічних систем (найменування) <u>«Системне програмування»</u> (найменування освітньої програми) Рівень вищої освіти: перший (бакалаврський)	Вибіркова
Кількість модулів – 1		Навчальний рік
Кількість змістовних модулів – 2		2021/ 2022
Індивідуальне завдання <u>РГР</u> (назва)		Семестр
Загальна кількість годин : денна – 36 ¹⁾ /120		8
		Лекції ¹⁾
Кількість тижневих годин для денної форми навчання: аудиторних – 3 самостійної роботи студента – 5		24 годин
		Практичні, семінарські¹⁾
		0 годин
		Лабораторні ¹⁾
	12 годин	
	Самостійна робота	
	84 годин	
Вид контролю		
	залік	

Співвідношення кількості годин аудиторних занять до самостійної роботи становить:

Денна форма навчання – 36/84

¹⁾ Аудиторне навантаження може бути зменшене або збільшене на одну годину в залежності від розкладу занять.

2. Мета та завдання навчальної дисципліни

Мета вивчення: надання знань і навичок зі створення вбудованих аерокосмічних систем різного призначення з використанням сучасних засобів розробки та урахуванням обмежень на апаратні, часові та енергетичні ресурси.

Завдання: придбання студентами необхідних знань та вмінь в сфері аналізу вимог, проектування та розробки вбудованих аерокосмічних систем; формування знань і навичок володіння сучасними середовищами розробки.

Компетентності, які набуваються

- Здатність до абстрактного мислення, аналізу і синтезу.
- Здатність вчитися і оволодівати сучасними знаннями.
- Здатність застосовувати знання у практичних ситуаціях.
- Здатність спілкуватися державною мовою як усно, так і письмово.
- Вміння виявляти, ставити та вирішувати проблеми.
- Здатність використовувати сучасні методи і мови програмування для розроблення алгоритмічного та програмного забезпечення.
- Здатність використовувати засоби і системи автоматизації проектування до розроблення компонентів комп'ютерних систем та мереж, Інтернет додатків, кіберфізичних систем тощо.
- Здатність проектувати, впроваджувати та обслуговувати комп'ютерні системи та мережі різного виду та призначення.
- Здатність використовувати та впроваджувати нові технології, включаючи технології розумних, мобільних, зелених і безпечних обчислень, брати участь в модернізації та реконструкції комп'ютерних систем та мереж, різноманітних вбудованих і розподілених додатків, зокрема з метою підвищення їх ефективності.
- Здатність системно адмініструвати, використовувати, адаптувати та експлуатувати наявні інформаційні технології та системи.

Очікувані результати навчання.

В результаті вивчення дисципліни студенти мають досягти такі програмні результати навчання:

- знати новітні технології в галузі комп'ютерної інженерії;
- вміти системно мислити та застосовувати творчі здібності до формування нових ідей;
- вміти розробляти програмне забезпечення для вбудованих і розподілених застосувань, мобільних і гібридних систем, розраховувати, експлуатувати, типове для спеціальності обладнання.

Пререквізити – дисципліна базується на знаннях, отриманих при вивченні дисциплін: "Дискретна математика", "Інтерфейси", "Мікроконтролери", "Мікропроцесорні системи", Курс на вибір 1 ("Проектування мікропроцесорних

систем"), "Периферійні пристрої", Курс на вибір 3 (КП) ("Комп'ютерна логіка"), Курс на вибір 4 (КП) ("Мікропроцесорні системи").

Кореквізити – на знаннях, що отримані при вивченні дисципліни “Проектування вбудованих аерокосмічних систем” базується дисципліна (ОК38) "Дипломний проект" (робота) бакалавра.

3. Програма навчальної дисципліни

Модуль 1.

Змістовний модуль 1. Особливості застосування вбудованих систем в аерокосмічній техніці (АКТ).

Тема 1. Поняття вбудованої системи АКТ.

Тема 2. Аналіз умов експлуатації АКТ.

Тема 3. Особливості вибору елементної бази для застосування в АКТ.

Тема 4. Принцип побудови типової схеми апаратури СУ АКТ. Організація самоконтролю апаратури в АКТ.

Тема 5. Методи забезпечення резервованого функціонування. Особливості застосування апаратного і програмного способів забезпечення відмовостійкості.

Тема 6. Служба часу вбудованої системи АКТ. Планування шкали часу функціонування СУ АКТ

Тема 7. Апарат відмовостійкого таймеру системного часу. Побудова системного таймера на основі резервованого подільювача частоти.

Тема 8. Система переривань в аспекті часового детермінізму обчислювальних машин для багатопроцесорних СУ АКТ.

Змістовний модуль 2. Інформаційна взаємодія складових апаратури АКТ в аспекті детермінованого за часом функціонування СУ

Тема 9. Між модульний інтерфейс на основі двох-портової пам'яті.

Тема 10. Між модульний інтерфейс на основі послідовних інтерфейсів.

Тема 11. Інтерфейс завадостійкого дискретного вводу. Резервування апаратури прийому команд.

Тема 12. Інтерфейс завадостійкої видачі релейних команд. Резервування апаратури формування та часовий детермінізм щодо відмовостійкої видачі релейних команд на виконавчі прилади.

Тема 13. Інтерфейс завадостійкого прийому аналогової інформації. Апарат відмовостійкого аналогово-цифрового перетворювача.

Тема 14. Інтерфейс завадостійкої видачі аналогової інформації. Резервування апаратури цифро-аналогового перетворювача та часовий детермінізм щодо формування відмовостійкої видачі на виконавчі прилади.

Тема 15. Принципи побудови відмовостійких СУ на засадах багат шарового мажоритарного резервування апаратури в аспекті детермінованого за часом функціонування багатопроцесорних СУ АКТ.

Тема 16. Актуальні питання та перспективи розвитку СУ АКТ на базі SoC – технологій в сучасних умовах ринку елементної бази.

Модульний контроль

4. Структура навчальної дисципліни

Назви змістовних модулів і тем	Кількість годин				
	Денна форма				
	Усього	У тому числі			
		л	п	лаб.	с. р.
1	2	3	4	5	6
Модуль 1					
Змістовний модуль 1. Особливості застосування вбудованих систем в АКТ					
Тема 1. Поняття вбудованої системи АКТ.	2	1		-	1
Тема 2. Аналіз умов експлуатації АКТ.	4	1		-	3
Тема 3. Особливості вибору елементної бази для АКТ	3	1		-	2
Тема 4. Принцип побудови типової схеми апаратури СУ АКТ.	12	1		2	9
Тема 5. Методи забезпечення резервованого функціонування.	6	2		-	4
Тема 6. Служба часу вбудованої системи АКТ.	10	2		2	6
Тема 7. Апарат відмовостійкого таймеру системного часу.	9	2		2	5
Тема 8. Система переривань багатопроцесорних СУ АКТ. Модульний контроль	6	2		-	4
Разом за змістовним модулем 1	52	12		6	34
Змістовний модуль 2. Інформаційна взаємодія складових апаратури АКТ в аспекті детермінованого за часом функціонування СУ					
Тема 9. Між модульний інтерфейс на основі двох-портової пам'яті.	10	2		2	6
Тема 10. Між модульний інтерфейс на основі послідовних інтерфейсів.	9	1		2	6
Тема 11. Інтерфейс завадостійкого дискретного вводу.	8	1		1	6
Тема 12. Інтерфейс завадостійкої видачі релейних команд.	6	2		-	4
Тема 13. Інтерфейс завадостійкого прийому аналогової інформації.	6	1		1	4
Тема 14. Інтерфейс завадостійкої видачі аналогової інформації. на виконавчі прилади.	6	2		-	4
Тема 15. Принципи побудови відмовостійких СУ на засадах багатопроцесорного резервування апаратури в аспекті детермінованого за часом функціонування багатопроцесорних СУ АКТ.	7	2		-	5
Тема 16. Актуальні питання та перспективи розвитку СУ АКТ на базі	5	1		-	4

1	2	3	4	5	6
SoC – технологій в сучасних умовах ринку елементної бази. Модульний контроль					
РГР	11	-		-	11
Разом за змістовним модулем 2	68	12		6	50
Усього годин	120	24		12	84

5. Теми семінарських занять

№ з/п	Назва теми	Кількість годин
		Денна форма навчання
-	-	-

6. Теми практичних занять

№ з/п	Назва теми	Кількість годин
		Денна форма навчання
-	-	-

7. Теми лабораторних занять

№ з/п	Назва теми	Кількість годин
		Денна форма навчання
1	Аналіз елементної бази та побудова структурної схеми СУ АКТ згідно ТЗ	2
2	Модель міжмодульного інтерфейсу на основі двох-портової пам'яті	2
3	Модель міжмодульного інтерфейсу на основі інтерфейсу типу SPI	2
4	Модель апаратного мажоритарного елемента	2
5	Модель таймеру на основі резервованого дільника частоти	2
6	Модель інтерфейсу завадостійкого дискретного вводу	1
7	Модель інтерфейсу завадостійкого аналогового вводу	1
	Разом	12

8. Самостійна робота

№ з/п	Назва теми	Кількість годин
		Денна форма навчання
1	Тема 1. Поняття вбудованої системи АКТ.	1
2	Аналіз умов експлуатації АКТ.	3

№ з/п	Назва теми	Кількість годин
		Денна форма навчання
3	Особливості вибору елементної бази для застосування в АКТ.	2
4	Принцип побудови типової схеми апаратури СУ АКТ. Організація самоконтролю апаратури в АКТ.	9
5	Методи забезпечення резервованого функціонування. Особливості застосування апаратного і програмного способів забезпечення відмовостійкості.	4
6	Служба часу вбудованої системи АКТ. Планування шкали часу функціонування СУ АКТ	6
7	Апарат відмовостійкого таймеру системного часу. Побудова системного таймера на основі резервованого поділювача частоти.	5
8	Система переривань в аспекті часового детермінізму обчислювальних машин для багатопроцесорних СУ АКТ.	4
9	Між модульний інтерфейс на основі двох-портової пам'яті.	6
10	Між модульний інтерфейс на основі послідовних інтерфейсів.	6
11	Інтерфейс завадостійкого дискретного вводу. Резервування апаратури прийому команд.	6
12	Інтерфейс завадостійкої видачі релейних команд. Резервування апаратури формування та часовий детермінізм щодо відмовостійкої видачі релейних команд на виконавчі прилади.	4
13	Інтерфейс завадостійкого прийому аналогової інформації. Апарат відмовостійкого аналогово-цифрового перетворювача.	4
14	Інтерфейс завадостійкої видачі аналогової інформації. Резервування апаратури цифро-аналогового перетворювача та часовий детермінізм щодо формування відмовостійкої видачі на виконавчі прилади.	4
15	Принципи побудови відмовостійких СУ на засадах багат шарового мажоритарного резервування апаратури в аспекті детермінованого за часом функціонування багатопроцесорних СУ АКТ.	5
16	Актуальні питання та перспективи розвитку СУ АКТ на базі SoC – технологій в сучасних умовах ринку елементної бази.	4
17	РГР	11
	Разом	84

9. Індивідуальні завдання

Індивідуальна розрахунково-графічна робота, що потребує аналізу технічного завдання на систему, визначення складових системи та приладового складу, вибору інтерфейсів міжблокової взаємодії, визначення необхідної обчислювальної потужності процесорів, нормування показників надійності, побудови структури системи та кінцева оцінка реалізації технічного завдання.

10. Методи навчання

Лекції, лабораторні заняття, самостійна робота, пошук літератури за темою, індивідуальна розрахунково-графічна робота, поточні контрольні питання (миттєві відповіді).

11. Методи контролю

Питання щодо підготовки до лабораторних робіт, захист лабораторних робіт, індивідуальні розрахунково-графічні роботи, контрольні питання, тестування (контрольна робота).

12. Критерії оцінювання та розподіл балів, які отримують студенти

Складові навчальної роботи	Бали за одне заняття (завдання)	Кількість занять (завдань)	Сумарна кількість балів
Змістовний модуль 1			
Робота на лекціях	0...2	6	0...12
Виконання і захист лабораторних (практичних) робіт	0...6	3	0...18
Модульний контроль	0...20	1	0...20
Змістовний модуль 2			
Робота на лекціях	0...2	6	0...12
Виконання і захист лабораторних (практичних) робіт	0...6	3	0... 18
Модульний контроль	0...20	1	0...20
Усього за семестр			60...100

Якісні критерії оцінювання

Необхідний обсяг знань для одержання позитивної оцінки:

Основи організації сучасних авіаційно-космічних комплексів. Особливості структур бортових комплексів Роль і місце Бортової Цифрової Обчислювальної Машини (БЦОМ) в бортовому комплексі. Типи БЦОМ бортових комплексів.

Режими функціонування БЦОМ. Особливості побудови алгоритмів, що реалізуються в БЦОМ. Розподіл часу в такті ОС БЦОМ. Метрологічні характеристики бортових систем. Елементи теорії похибок. Види похибок.

Обчислювальні похибки. Похибки датчиків. Похибки перетворювачів. Похибки часу. Обчислювальні похибки алгоритмів.

Тактико-технічні вимоги на БЦОМ. Етапи розробки технічного завдання на БЦОМ. Системний підхід до проектування БЦОМ. Показники ефективності БЦОМ. Умови експлуатації БЦОМ. Особливості вибору елементної бази БЦОМ.

Підсистеми БЦОМ. Структура БЦОМ. Підсистема зв'язку в БЦОМ. Функціонально-вартісний підхід до оцінки БЦОМ. Інтерфейси бортової системи. Системний інтерфейс. Побудова служби часу БЦОМ. Служба часу розподіленої СУ. Основні характеристики обчислювального ядра БЦОМ.

Приладовий інтерфейс. Підсистеми пам'яті БЦОМ. Підсистема вводу-виводу БЦОМ. Енергонезалежна пам'ять БЦОМ. Багаторівневі підсистеми пам'яті. Інтерфейси периферійного обладнання. Аналого-цифрове перетворення інформації. Цифро-аналогове перетворення інформації.

Бортові системи високої продуктивності. Багатомашинні системи. Засоби обміну інформацією. Паралельні системи. Конвеєрні системи. Цифрова обробка радіотехнічної інформації в БЦОМ. Синтез, обробка та розпізнавання зображень у бортових системах.

Підсистема контролю БЦОМ. Методи контролю працездатності БЦОМ. Реалізація резервування в СУ. Спеціальні підсистеми БЦОМ. Драйвери зовнішніх пристроїв БЦОМ.

Необхідний обсяг вмінь для одержання позитивної оцінки:

На основі аналізу технічних можливостей елементної бази та вимог Технічного Завдання (ТЗ) вміти розрахувати і побудувати структурну схему СУ та обґрунтувати . Вміти розрахувати необхідну пропускну спроможність міжмодульного інтерфейсу, вибирати варіанти реалізації щодо вимог ТЗ та обґрунтувати вибір оптимального рішення. Знаходити критичні місця можливого виникнення збоїв чи відмов обладнання та запропонувати обґрунтоване рішення щодо відмовостійкості вказаного модуля за умов підтримки часового детермінізму функціонування у складі СУ.

Критерії оцінювання роботи студента протягом семестру

Задовільно (60-74). Показати мінімум знань та умінь. Виконати та захистити всі лабораторні роботи та індивідуальні завдання, здати тестування базового матеріалу лабораторних робіт.

Добре (75-89). Твердо знати мінімум знань, виконати усі завдання. Показати вміння виконувати та захищати всі лабораторні роботи в обумовлений викладачем строк з обґрунтуванням рішень та заходів, які запропоновано у роботах. Виконати та захистити всі індивідуальні завдання, здати тестування з поза аудиторної самостійної роботи. Розв'язувати задачі прикладного характеру за допомогою моделювання у САПР Quartus.

Відмінно (90-100). Здати всі контрольні точки з оцінкою «відмінно». Досконально знати всі теми та вміти застосовувати їх.

Шкала оцінювання: бальна і традиційна

Сума балів	Оцінка за традиційною шкалою	
	Іспит, диференційований залік	Залік
90 – 100	Відмінно	Зараховано
75 – 89	Добре	
60 – 74	Задовільно	
0 – 59	Незадовільно	Не зараховано

13. Методичне забезпечення

1. Проектирование систем управления объектов ракетно-космической техники Т.1.// Под общ. ред. Ю.С.Алексеева, Ю.М. Златкина, В.С. Кривцова, А.С. Кулика, В.И. Чумаченко Проектирование систем управления объектов ракетно-космической техники. [Текст]:Ученик/ Х.: Нац. аэрокосм. ун-т «Харьк. Авиаци. Ин-т», НПП «Хартрон-Аркас», 2012. 578с.
2. Проектирование систем управления объектов ракетно-космической техники Т.2.// Под общ. ред. Ю.С.Алексеева, Ю.М. Златкина, В.С. Кривцова, А.С. Кулика, В.И. Чумаченко Проектирование систем управления объектов ракетно-космической техники. [Текст]:Ученик/ Х.: Нац. аэрокосм. ун-т «Харьк. Авиаци. Ин-т», НПП «Хартрон-Аркас», 2012. 680с.
3. Проектирование систем управления объектов ракетно-космической техники Т.3. // Под общ. ред. Ю.С.Алексеева, Ю.М. Златкина, В.С. Кривцова, А.С. Кулика, В.И. Чумаченко Проектирование систем управления объектов ракетно-космической техники. [Текст]:Ученик/Х.: Нац. аэрокосм. ун-т «Харьк. Авиаци. Ин-т», НПП «Хартрон-Аркас», 2012. 472с.

14. Рекомендована література

Базова

1. Харченко В.С. IOTS-подход: анализ вариантов структур отказоустойчивых бортовых комплексов при использовании электронных компонент Industry. / Харченко В.С., Юрченко Ю.Б. // Chip News инженерная микроэлектроника, №7, 2003, с.28-39.
2. Юрченко Ю.Б. Повышение надежности бортовых управляющих комплексов путем построения мажоритированных структур на основе аппаратной синхронизации однокристалльных микроконтроллеров / Юрченко Ю.Б. // Космічна наука і технологія. Додаток, Київ, НАНУ, 2004, т. 10, № 1, с.41-49.
3. Юрченко Ю.Б. Синхронные «алгоритм-в-аппаратуре» структуры в вычислительных системах бортовых комплексов критического применения: программно-конструкторская необходимость и возможности аппаратурной реализации / Юрченко Ю.Б. // Радіоелектронні і комп'ютерні системи. – 2006. . – № 7 (19). – С.56-59.
4. Юрченко Ю.Б. Анализ взаимодействия каналов синхронных SIFT- NIFT компьютеров в системе информационно-вычислительного комплекса с межканально-асинхронной распределенной сетевой структурой

оборудования / Юрченко Ю.Б. // Радиоэлектронні і комп'ютерні системи. – 2008. – № 7 (34). – С. 38 – 42.

5. Юрченко Ю.Б. Задачи построения архитектуры отказоустойчивых информационно-вычислительных комплексов реального времени с компонентами «система-на-кристалле» / Юрченко Ю.Б. // Радиоэлектронні і комп'ютерні системи. – 2009. – № 6 (40). – С. 227 – 230.

Допоміжна

1. Roques R. Fault-tolerant computer for the Automated Transfer Vehicle / Roques R. , Corregre A. , Boleat C. // Fault-Tolerant Computing, 1998. Digest of Papers. Twenty-Eighth Annual International Symposium on, 1998 p. 414–419.
2. Amer H.H. Latent Failures and Coverage in Fault-Tolerant Systems / Amer H.H., E.J. McCluskey // Proc. Phoenix Conf. Comput. and Comm., Scottsdale, AZ, pp. 89-93, Feb. 1987.
3. Kim H. Evaluation of Fault Tolerance Latency from Real-Time Application`s Perspectives / Hagbae Kim, Kang G. Shin // IEEE Transactions on computers, vol.49, No 1, January 2000, p. 55-64.
4. Wakerly J. F. [Principles of Self-Checking Processor Design and an Example](http://db.stanford.edu/pub/cstr/reports/csl/tr/76/115/CSL-TR-76-115.pdf) / Wakerly J. F. // CSL TR 115. // [электронный ресурс] режим доступа : [ftp://db.stanford.edu/pub/cstr/reports/csl/tr/76/115/CSL-TR-76-115.pdf](http://db.stanford.edu/pub/cstr/reports/csl/tr/76/115/CSL-TR-76-115.pdf)
5. Yu S. Y. [A Roll-forward Recovery in TMR Systems for Real-time Applications](http://csrc.stanford.edu/crc_papers/yudsn01b.pdf) / Yu S. Y., E.J. McCluskey // DSN'01, Fast Abstracts, 2001. // [электронный ресурс] режим доступа : csrc.stanford.edu/crc_papers/yudsn01b.pdf
6. Yu S. Y. [On-line Testing and Recovery in TMR Systems for Real-Time Application](http://csrc.stanford.edu/crc_papers/yuitc01.pdf) / Yu S. Y., E.J. McCluskey // ITC'01, pp. 240-249. // [электронный ресурс] режим доступа : csrc.stanford.edu/crc_papers/yuitc01.pdf
7. Mitarai H. [Design of a Parallel Encoder/Decoder for the Hamming Code, Using ROM](http://db.stanford.edu/pub/cstr/reports/csl/tr/72/36/CSL-TR-72-36.pdf) / Mitarai, H., E. J. McCluskey // CSL TR 72-36. // [электронный ресурс] режим доступа : [ftp://db.stanford.edu/pub/cstr/reports/csl/tr/72/36/CSL-TR-72-36.pdf](http://db.stanford.edu/pub/cstr/reports/csl/tr/72/36/CSL-TR-72-36.pdf)
8. Oh N. [Software Implemented Hardware Fault Tolerance](http://csrc.stanford.edu/crc_papers/CRC-TR-00-9.pdf) / Oh N. // [электронный ресурс] режим доступа : http://csrc.stanford.edu/crc_papers/CRC-TR-00-9.pdf

15. Інформаційні ресурси

1. <http://www.nkau.gov.ua/ua/>
2. <http://www.cnsa.gov.cn> ; <http://www.cnsa.gov.cn/english/index.html>
3. <https://www.nasa.gov>
4. <https://www.esa.int/ESA>
5. <http://global.jaxa.jp>
6. <https://cnes.fr/en/web/CNES-en/460-about-cnes.php>
7. <https://www.kari.re.kr/eng.do>
8. <http://www.asc-csa.gc.ca/eng/Default.asp>